

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-328389

(43)Date of publication of application : 15.11.2002

(51)Int.Cl.

G02F 1/1345

(21)Application number : 2001-129970

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 26.04.2001

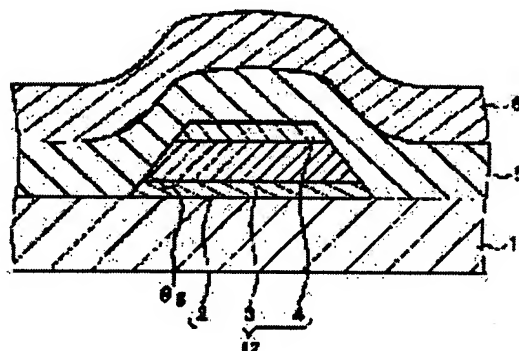
(72)Inventor : ISHIDA TETSUO
YONEDA YOSHITADA
TANIGUCHI YOSHIO
TAKEZAWA HIROYOSHI

(54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a liquid crystal display device which can resolve a problem of a short between gate and source or drain, and can deal with making the definition higher.

SOLUTION: In the liquid crystal display device having a gate electrode 12 comprising a plurality of materials, an insulating layer 5, and a source and drain electrode 6 formed crossing the gate electrode 12 on an insulating substrate 1, the end part of the gate electrode 12 is tapered with its forward tapered angle of 40 degrees to 60 degrees. The gate electrode 12 preferably comprises a Ti film 2, an Al film 3, and a Ti film 4 successively laminated in this order on the insulating layer substrate 1 for low resistance.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-328389
(P2002-328389A)

(43) 公開日 平成14年11月15日 (2002.11.15)

(51) Int.Cl.⁷

識別記号

F I

キーワード(参考)

G 0 2 F 1/1345

G 0 2 F 1/1345

2 H 0 9 2

審査請求 未請求 請求項の数 2 O L (全 4 頁)

(21) 出願番号 特願2001-129970(P2001-129970)

(22) 出願日 平成13年4月26日 (2001.4.26)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 石田 哲夫

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 米田 尊唯

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 100095555

弁理士 池内 寛幸 (外5名)

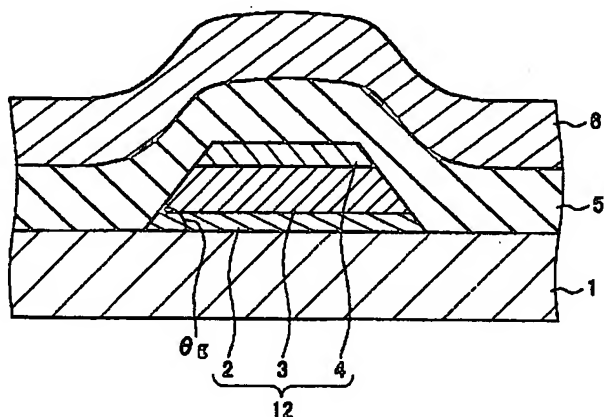
最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】液晶表示装置のゲートソース、ドレイン間ショートの問題を解決するとともに高精細化に対応可能な液晶表示装置を提供する。

【解決手段】絶縁性基板(1)上に複数の材料からなるゲート電極(12)、絶縁層(5)およびゲート電極(12)と交差するように形成されたソース及びドレイン電極(6)を備えた液晶表示装置であって、ゲート電極(12)端部が順テーパ加工されており、その順テーパ角が40°以上60°以下の範囲で形成されている。ゲート電極(12)は、絶縁性基板側からTi膜(2)、Al膜(3)及びTi膜(4)が積層されていると低抵抗となり好ましい。



【特許請求の範囲】

【請求項1】絶縁性基板上に複数の材料からなるゲート電極、絶縁層および前記ゲート電極と交差するように形成されたソース及びドレイン電極を備えた液晶表示装置であって、前記ゲート電極端部が順テーパ加工されており、前記ゲート電極の順テーパ角が 40° 以上 60° 以下の範囲で形成されていることを特徴とする液晶表示装置。

【請求項2】前記ゲート電極が、絶縁性基板側からTi膜、Al膜及びTi膜が積層された構造である請求項1に記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、アクティブマトリクス方式の液晶表示装置に関する。

【0002】

【従来の技術】近年、アクティブマトリクス方式の液晶表示装置は、高精細化、大画面化により、画素数が飛躍的に増加しており、それに比例して画面内での信号線の交差箇所も飛躍的に増加している。

【0003】以下、従来の液晶表示装置について図面を用いて説明する。

【0004】図4は、従来の液晶表示装置である。図4において、絶縁性基板7の表面にゲート電極8と、前記ゲート電極を被覆するように形成されたゲート絶縁膜9と、その表層のソース、ドレイン電極10から構成されている。11はゲートソース、ドレインショートである。絶縁性基板7上に形成されたゲート電極8とソースドレイン電極10の間がゲート絶縁膜9で絶縁されておりゲートソース、ドレイン電極間のショートを防止している。

【0005】

【発明が解決しようとする課題】しかしながら前記のような液晶表示装置では、ゲート電極のテーパ角 θ_g が大きいためゲート絶縁膜の段差被覆性が劣化し、図4に示すようなゲートソース、ドレイン間ショート11が発生するという不具合点を有していた。

【0006】本発明は、前記従来の問題を解決するため、ゲートソース、ドレイン間ショートの課題を解決するとともに高精細化に対応可能な液晶表示装置を提供することを目的とする。

【0007】

【課題を解決するための手段】上記目的を達成するため、本発明の液晶表示装置は、絶縁性基板上に複数の材料からなるゲート電極、絶縁層および前記ゲート電極と交差するように形成されたソース及びドレイン電極を備えた液晶表示装置であって、前記ゲート電極端部が順テーパ加工されており、前記ゲート電極の順テーパ角が 40° 以上 60° 以下の範囲で形成されていることを特徴とする。この構成によりゲートソース、ドレイン間シ

ョートを有効に抑制できる。前記ゲート電極のさらに好ましい順テーパ角は、 40° 以上 50° 以下の範囲である。

【0008】また、前記ゲート電極は、絶縁性基板側からTi膜、Al膜及びTi膜として積層することにより、配線の低抵抗化が必須な高精細化に対応できる。Ti膜、Al膜及びTi膜からなる積層膜は低抵抗材料だからである。

【0009】

【発明の実施の形態】以下図面を用いて本発明をさらに具体的に説明する。

【0010】（実施の形態1）図1は、本発明の実施の形態における液晶表示装置である。1が絶縁性基板、Ti膜2とAl膜3とTi膜4からなるゲート電極12、5がゲート絶縁膜、6がソース、ドレイン電極である。低抵抗材料であるTi膜2、Al膜3、Ti膜4でゲート電極12を構成するとともに、ゲート電極のテーパ角 θ_g を 40° ～ 60° とすることで高精細化に伴うゲート配線抵抗の増大やゲート絶縁膜の段差被覆性劣化によるゲートソース、ドレイン間ショートを防止することができる。ゲート電極12を構成するそれぞれの層の好ましい膜厚は、Ti膜2が $50\sim 150\text{nm}$ の範囲、Al膜3が $100\sim 300\text{nm}$ の範囲、Ti膜4が $50\sim 150\text{nm}$ の範囲である。Ti膜2、Al膜3及びTi膜4を積層したゲート電極の抵抗値は $3\sim 5\mu\Omega\text{cm}$ の範囲となる。また、Ti膜2、Al膜3、Ti膜4はスパッタ法によって形成する。

【0011】さらに、ゲート電極のテーパ角 θ_g を 40° ～ 60° の範囲に形成するにはドライエッチング法を用いる。より具体的には、 C_2F_4 と BCl_3 の混合ガス（体積比 $\text{C}_2\text{F}_4:\text{BCl}_3=1:2$ 以上）を用い、さらに側壁保護膜形成ガスである CF_3 を添加する条件を使用する。

【0012】図2は、15インチモニターでのゲート電極のテーパ角 θ_g とゲート電極配線抵抗の関係を示したものである。図2に示すように、配線幅が一定の場合、テーパ角 θ_g が減少すると配線の断面積が減少するため、ゲート配線の抵抗はテーパ角 θ_g の減少に伴い増加する傾向がある。特に図2中に示すように、 40° 未満になるとゲート配線の増加傾向が加速するため、 40° 未満のテーパ角ではゲート配線抵抗の増大に起因した配線遅延の問題が発生する。図2は、ゲート配線として低抵抗材料であるTi、Alの積層膜で形成した場合を示しているが、配線材料を他の高抵抗材料で形成した場合、テーパ角の減少に加えて配線自体の抵抗が増加するため、ゲート配線抵抗の増大に起因した配線遅延の問題がさらに大きくなる。本発明の液晶表示装置は、ゲート電極を 40° 以上とし、さらに、ゲート電極材料をTi、Alの低抵抗材料で構成しているため、高精細化に伴うゲート配線抵抗の増大に起因した配線遅延の影響を低減できる。

【0013】図3は、15インチモニターでのゲート

ソースドレインショート密度とゲート電極テーパ角 θ_g の関係を示したものである。図3に示すように、テーパ角が大きくなるとショート密度が加速度的に増加しており、特に 60° を超えるとショート密度の増加傾向が加速している。本発明の液晶表示装置は、ゲート電極のテーパ角が 60° 以下であり、ゲートソース、ドレイン間ショートの発生を抑制できる。

【0014】

【発明の効果】以上説明したように、本発明によれば、ゲート電極端部が順テーパ加工されており、ゲート電極の順テーパ角が 40° 以上 60° 以下の範囲で形成されていることによりゲートソース、ドレイン間ショートを有効に抑制できる。また、ゲート電極を低抵抗材料であるTi、Alで構成するとともに、ゲート電極のテーパ角を 40° 以上にすることで、高精細化に伴うゲート電極の抵抗増大を防止するとともに、ゲート電極のテーパ角を 60° 以下にすることでゲート絶縁膜の段差被覆性劣化に起因したゲートソース、ドレイン間ショートを抑制することができる。

【図面の簡単な説明】

【図1】本発明の実施の形態1における液晶表示装置の断面構成図

【図2】同、ゲート電極のテーパ角 θ_g とゲートソース、ドレインショート密度の関係図

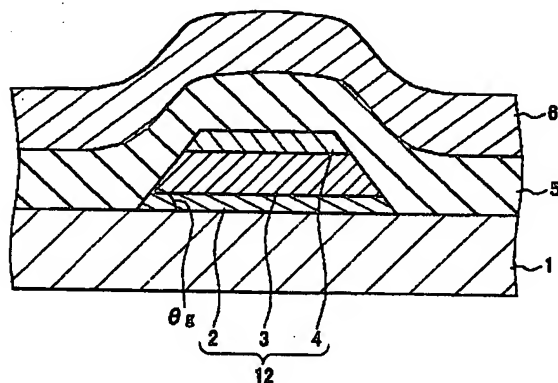
【図3】同、ゲート電極のテーパ角 θ_g とゲート電極配線抵抗の関係図

【図4】従来の液晶表示装置の断面構成図

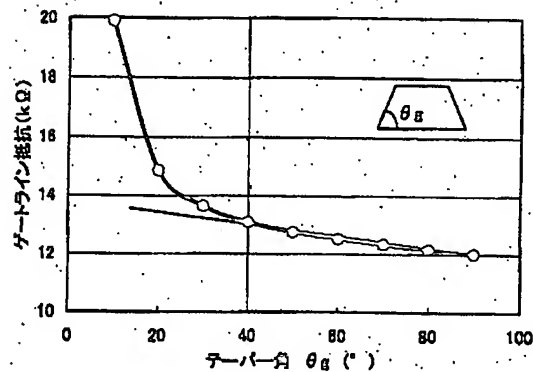
【符号の説明】

- 1 絶縁性基板
- 2 Ti膜
- 3 Al膜
- 4 Ti膜
- 5 ゲート絶縁膜
- 6 ソース、ドレイン電極
- 7 絶縁性基板
- 8 ゲート電極
- 9 ゲート絶縁膜
- 10 ソース、ドレイン電極
- 11 ゲートソース、ドレインショート
- 12 ゲート電極

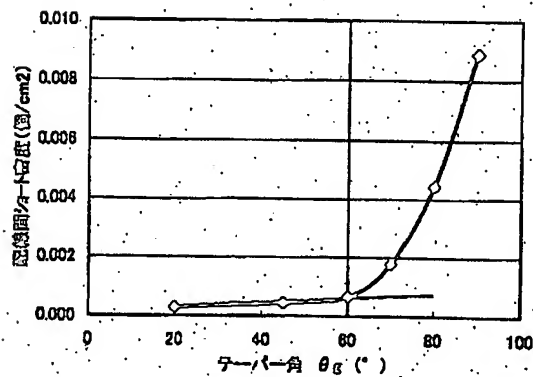
【図1】



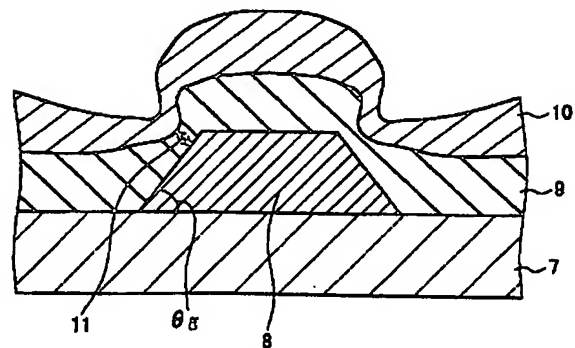
【図2】



【図3】



【図4】



フロントページの続き

(72)発明者 谷口 由雄
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 竹澤 浩義
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

Fターム(参考) 2H092 JA24 JB23 JB32 KA18 MA05
MA18 NA15 NA16 NA29